

应用笔记

Application Note

文档编号: **AN1149**

APM32E030x8 硬件开发指南

版本: **V1.0**

目录

1	引言	2
2	电源	3
2.1	简介	3
2.2	复位电路	4
3	时钟	5
3.1	外部时钟源	5
4	启动配置	7
5	调试接口	9
5.1	调试接口连接	9
6	通信连接	10
7	其他应用	11
7.1	LED 应用	11
7.2	按键应用	11
8	典型设计建议	12
8.1	PCB 设计	12
8.2	典型电路参考设计	14
9	版本历史	15

1 引言

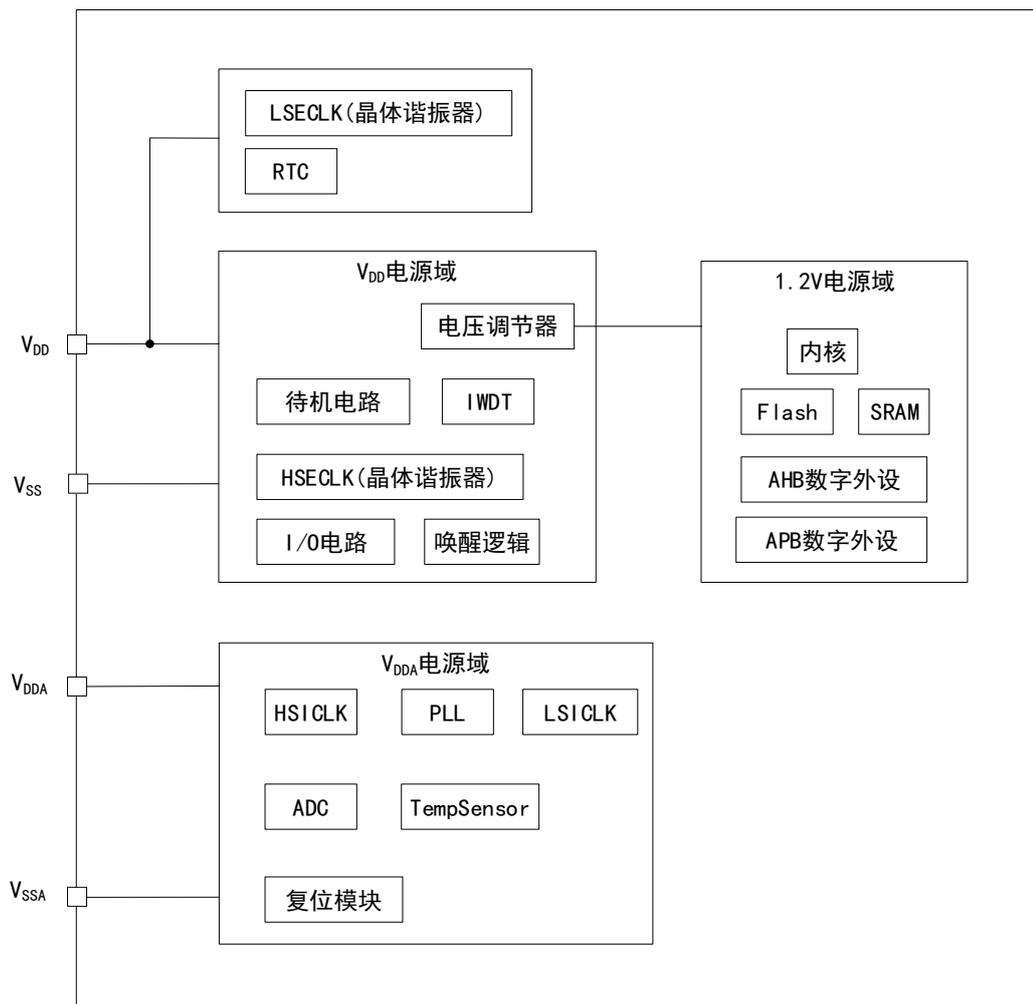
本应用笔记是关于 **APM32E030x8** 系列的最小系统硬件设计说明，如供电方案、时钟源、复位方式、启动方式、LED 使用、通信连接、按键设计、调试端口设计以及 **EMC** 相关设计等。详细的参考设计图也包含在这篇文档里，包括主要组件、接口、模式的说明。

2 电源

2.1 简介

电源是一个系统稳定运行的基础，工作电压为 2.0~3.6V，可以通过内置的电压调节器提供 1.2V 的电源。

图 1 电源结构控制图



2.1.1 外部供电方案

根据芯片的电源结构，分为 V_{DD} 电源域供电和 V_{DDA} 电源域供电。V_{DD} 和 V_{DDA} 可以分开单独供电，也可以合并一起供电；但 V_{DD} 供电入口须连接 4.7uF 并联 0.1uF 电容，同时每个 V_{DD} 引脚需连接 1uF 并联 0.1uF 电容；V_{DDA} 供电入口须连接 1uF 并联 0.1uF 电容。

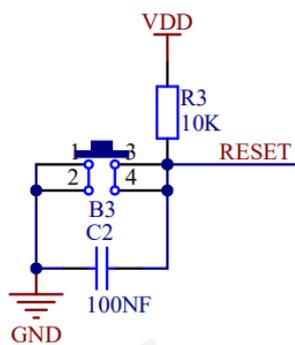
2.1.2 独立的 ADC 电源

若需要更为稳定 ADC 供电，建议 V_{DDA} 与 V_{DD} 单独供电。

2.2 复位电路

芯片的复位引脚内部有 40K 的弱上拉，为减小外部信号对 NRST 引脚的干扰，建议引脚外部与内部并联 10K 上拉，同时连接 0.1 μ F 电容到地。如下图：

图 2 外部复位引脚典型电路



3 时钟

3.1 外部时钟源

3.1.1 外部高频时钟源

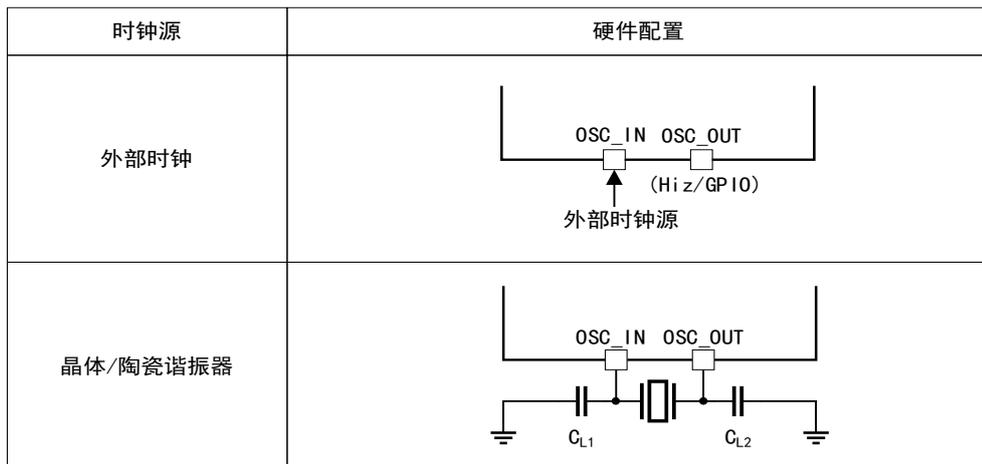
外部高频时钟源可连接外部高频晶振或外部高频时钟，频率范围均为 4~32MHz。外部连接高频晶振时，须配置寄存器 RCM_CTRL1 的 HSEBCFG=0。当采用旁路时钟时，须配置寄存器 RCM_CTRL1 的 HSEBCFG=1，外部时钟源连接到 OSC_IN 引脚，同时 OCS_OUT 引脚必须保证悬空。旁路时钟的输入要求如下表：

表格 1 高频旁路时钟要求

名称	说明
外部时钟源 (HSECLK 旁路)	通过 OSC_IN 引脚给 MCU 提供时钟。 信号可以有普通的函数信号发送器（调试时）、晶体振荡器、其它信号发生器产生；波形可以是 40%~60%占空比的方波、正弦波或三角波，最高频率可达 32MHz。 硬件连接上，必须连到 OSC_IN 引脚，同时保证 OSC_OUT 引脚悬空；MCU 配置上，用户可通过设置在 RCM_CTRL1 中的 HSEBCFG 和 HSEEN 位来选择这一模式。

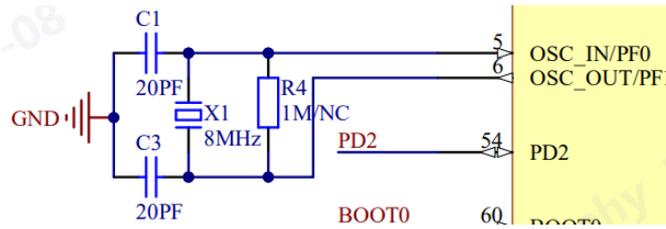
外部高频时钟源的连接参考如下图：

图 3 HSECLK 和 LSECLK 外部晶振连接参考



外部高频晶振典型电路：

图 4 外部高频晶振典型电路



3.1.2 外部低频时钟源

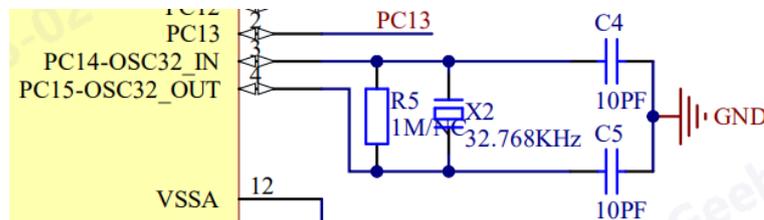
外部低频时钟源可连接外部低频晶振或外部低频时钟，输入频率均为 32.768KHz。外部连接低频晶振时，须配置寄存器 RCM_RTCCTRL 的 LSEBCFG=0。当采用旁路时钟时，须配置寄存器 RCM_RTCCTRL 的 LSEBCFG=1，外部时钟源连接到 OSC32_IN 引脚，同时 OCS32_OUT 引脚必须保证悬空。旁路时钟的输入要求如下表：

表格 2 低频旁路时钟要求

名称	说明
外部时钟源 (LSECLK 旁路)	<p>通过 OSC32_IN 引脚给 MCU 提供时钟。</p> <p>信号可以有普通的函数信号发送器（调试时）、晶体振荡器、其它信号发生器产生；波形可以是 50%占空比的方波、正弦波或三角波，信号频率需为 32.768kHz。</p> <p>硬件连接上，必须连到 OSC32_IN 引脚，同时保证 OSC32_OUT 引脚悬空；MCU 配置上，用户可通过设置在 RCM_RTCCTRL 里的 LSEBCFG 和 LSEEN 位来选择这个模式。</p>

外部低频晶振典型电路：

图 5 外部低频晶振典型电路



4 启动配置

APM32E030 芯片外部引脚 BOOT0 的电平与内部 BOOT1 值的组合，可以选择不同的启动模式。

表格 3 启动模式配置及其访问方式

启动模式选择引脚		启动模式	访问方式
BOOT0	BOOT1		
X	0	主闪存存储器 (Flash)	主闪存存储器被映射到启动空间，但仍然能够在它原有的地址访问它，即闪存存储器的内容可以在两个地址区域访问。
0	1	系统存储器	系统存储器被映射到启动空间 (0x00000000)，但仍然能够在它原有的地址访问它。
1	1	内置 SRAM	只能在开始的地址区访问 SRAM。

注：BOOT1 的值为 nBOOT1 选项位取反。

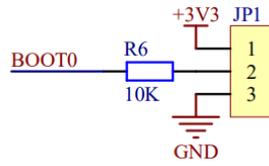
用户选项字节配置字 FMC_OBCS:

表格 4 用户选项字节配置

地址	选项字节	初始值	R/W	位/域	描述
0x1FFFF802	UOB	0xFF	R/W	0	WDTSEL 0: 硬件看门狗 1: 软件看门狗
				1	nRSTSTOP 0: 进入 Stop 模式时产生复位 1: 进入 Stop 模式时不产生复位
				2	nRSTSTB 0: 进入 Standby 模式时产生复位 1: 进入 Standby 模式时不产生复位
				3	保留
				4	nBOOT1 (BOOT 模式选择)
				5	VDDAMONI 0: VDDA 供电检测器禁止 1: VDDA 供电检测器不禁止
				6	SRAMPARITY 0: RAM 的奇偶校验检查禁止 1: RAM 的奇偶校验检查不禁止
				7	保留

BOOT0 引脚外部典型电路:

图 6 BOOT0 引脚外部典型电路

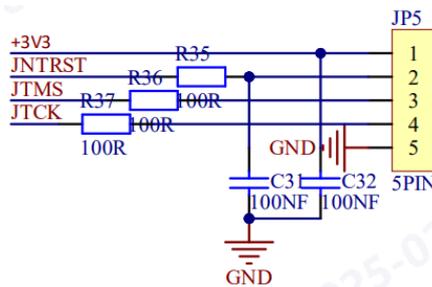


5 调试接口

5.1 调试接口连接

APM32E030 采用是双线 SW-DP 调试接口，外部只需连接 SWDIO、SWCLK2 个引脚进行通信。在复位后，PA13/PA14 即配置为 SWDIO/SWCLK 功能，SWDIO 引脚的内部上拉和 SWCLK 引脚的内部下拉被激活。通常芯片烧写连接烧写工具 JLink 或 GeehyLink 时，会配置连接 VDD、GND、NRST、SWDIO、SWCLK 五个引脚，为减少外部干扰典型电路如下：

图 7 外部复位典型电路

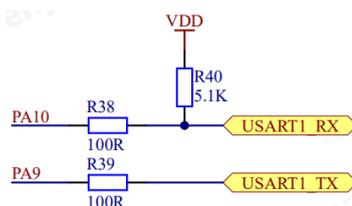


6 通信连接

通常情况下，芯片的通信接口引脚与其他设备的通信接口引脚连接在一起时，建议不直接连接，通信线之间串联 51~100 欧姆的电阻，同时在数据接收端上拉 5.1~10K 欧姆的电阻。

USART 引脚典型电路：

图 8 USART 引脚典型电路



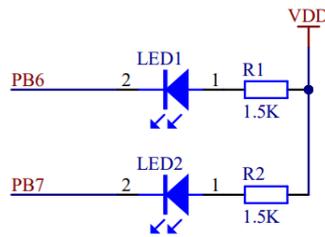
7 其他应用

7.1 LED 应用

对于 LED 的驱动应用，可以直接连接，建议使用灌电流方式。

LED 驱动典型电路：

图 9 LED 驱动典型电路

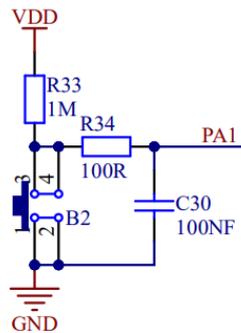


7.2 按键应用

对于按键的应用，建议按键不要直接连接到引脚端口。

按键应用典型电路：

图 10 按键应用典型电路



8 典型设计建议

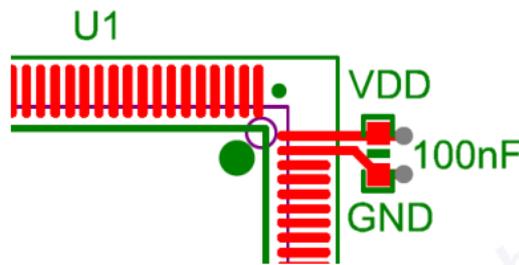
8.1 PCB 设计

8.1.1 电源设计

为了保证供电稳定，电源引脚应有良好的滤波和去藕处理，在接大容性或感性负载时，要注意保证电源的稳定性设计，避免影响 MCU 的电源稳定性外，需要增加 100nF 去耦电容。

- 电路建议：在系统电源入口放置 10~100uF 的电解电容并联 100nF 瓷片电容，在芯片最先连接供电电源的芯片 V_{DD} 引脚放置 4.7uF 并联 100nF 电容，在其他所有的 V_{DD}/V_{DDA} 引脚放置 1uF 并联 100nF 电容
- 布线建议：电源走线以引脚宽度为限足够宽，减少压降和寄生参数的影响
- 布局建议：放置电源滤波和去藕电容与芯片引脚或电源入口距离 1~3mm

图 11 芯片供电电源 PCB 设计参考

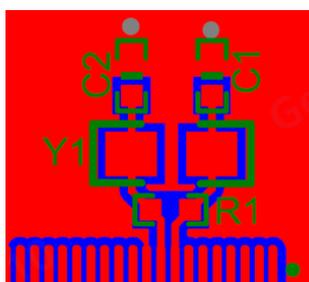


8.1.2 外部晶振设计

根据时钟要求，外部高频晶振和低频晶振必须按规格要求选择匹配的晶振频率的相应的负载电阻。

- 电路建议：建议按外部时钟源的参考电路进行设计
- 布线建议：时钟信号布线应尽量短且远离大电流，高速信号线等强干扰信号；并且建议使用包地处理，增强屏蔽效果；同时晶振及芯片的 2 个引脚走线尽量平行走线且长度相等
- 布局建议：晶振电路要靠近芯片处摆放且与芯片同层，为了减少干扰，整个晶振电路下方最好有完整的地平面，晶振与芯片引脚的距离 1~3mm

图 12 芯片外部晶振 PCB 设计参考



8.1.3 EMC 设计

8.1.3.1 走线

- 布局合理，MCU 电路布局时尽量远离大功率和强干扰源，走线时要减小环路面积；低频信号与高频信号尽量远离，中间必须有地线隔离
- 对敏感电路（如：晶振电路）必须有地线包裹，以隔离其他信号的干扰
- 布局时，单个信号网络走线尽量缩短；如果出现长走线情况，在不影响信号的情况可在中间增加一个 1~100nF 的去藕电容
- 对于多股信号并排走线时，尽量保持第 2 个根线之间走一根地线

8.1.3.2 接地

- 单点接地：在低频信号或噪声要求不是太高的应用中，宜采用单点接地可以避免地环路的形成。
- 多点接地：在高频信号或者大电流应用中，通常使用多点接地。每个组件或功能模块的接地都直接连接到最近的接地平面，这样可以降低地线的阻抗，减少噪声和电磁干扰
- 分离模拟与数字地：如果 MCU 同时处理模拟信号和数字信号，应该将模拟接地和数字接地分开处理。这可以通过物理上分离两个接地平面来实现，并在某一点将它们合并连接到主接地上，这样可以减少数字噪声对模拟信号的干扰

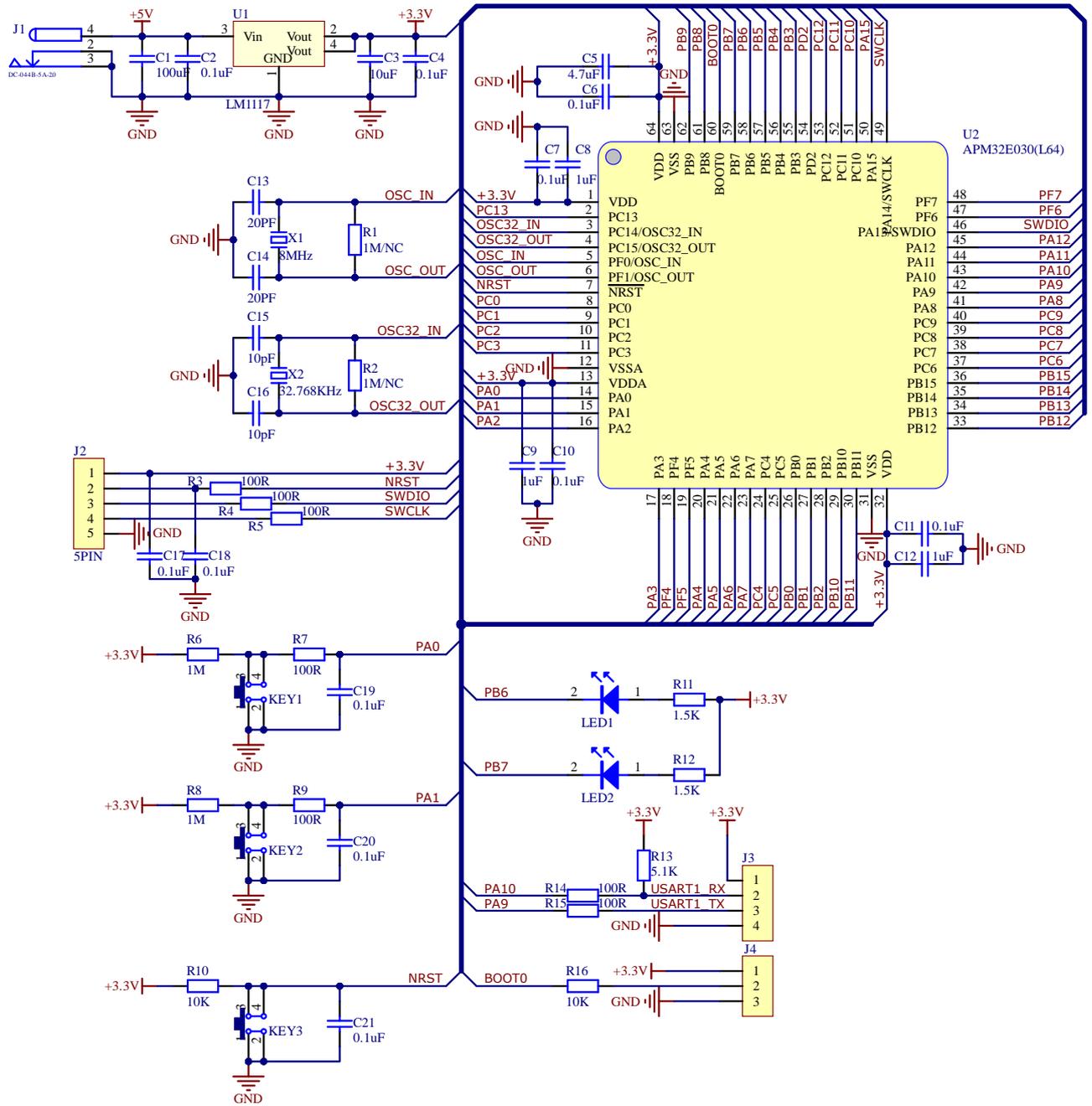
8.1.3.3 敷铜

- 在电路应用中，可以进行大面积敷铜的方式，增加地线通路，减小对信号的干扰
- 在敷铜时，应避免出现“死铜”现象，以及长线“断头”敷铜

注：其他详细信息可以参考《AN1116 Geehy MCU EMC 硬件防护设计参考》

8.2 典型电路参考设计

图 13 参考原理图



9 版本历史

表格 5 文件版本历史

日期	版本	变更历史
2025.2	1.0	新建

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿责任，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2025 珠海极海半导体有限公司 – 保留所有权利